

ANALIZADOR DE REDES MONOFÁSICO BASADO EN FPGA

López-Portilla Vigil Bárbaro M¹., Falcón Urquiaga Wilfredo¹

¹Universidad de Pinar del Río. Departamento de Telecomunicaciones y Electrónica

(Recibido Junio 2013, Aceptado Noviembre 2013)

barbaro@tele.upr.edu.cu, falcon@tele.upr.edu.cu

Resumen: En este artículo se presenta el diseño, implementación y validación de un analizador de redes eléctricas basado en FPGA. Las variables eléctricas medidas son: frecuencia; voltaje RMS (Root Mean Square); corriente RMS; coseno de phi; potencias aparente, activa y reactiva; distorsión armónica de las señales de voltaje y corriente. Los mejores resultados se obtienen en el caso de la medición de las primeras cuatro variables, con un error relativo porcentual menor que 1,70%. La estimación de las variables eléctricas se basa en las metodologías tradicionales de la teoría de los circuitos eléctricos y algunos algoritmos matemáticos. Dentro de estos últimos se destacan los algoritmos de sin restauración para las operaciones de división y raíz cuadrada, la transformada rápida de Fourier y un método para determinar el coseno del ángulo de desfasaje entre las señales de voltaje y corriente. La implementación consiste en una etapa de acondicionamiento de las señales analógicas, conversores analógico-digital, procesamiento en un FPGA embebida en el Kit de Desarrollo Nexys2 de Digilent y una computadora personal para visualizar las mediciones realizadas.

Palabras clave: Frecuencia/ Voltaje/ Corriente/ Potencia/ FPGA

SINGLE-PHASE NETWORK ANALYZER BASED ON FPGA

Abstract: This paper presents the design, implementation and validation of a single-phase power analyzer based on FPGA. The electrical measured variables are the fundamental frequency of the voltage signal, RMS voltage and current, cosine phi, apparent power, active power and reactive power, harmonic current and voltage distortion. The best results are obtained in the case of the measurement of the first four variables, with a percentage relative error less than 1,70%. The estimation of the electrical variables is based on traditional methodologies of the electrical circuit theory and some mathematical algorithms. Within the latter can highlight the non-restoring algorithm for performing the division and square root operations, the fast Fourier transform algorithm and a mathematical method to determine the cosine of the mismatch angle between the voltage and current signals. The implementation is based on an analog signal conditioning stage, a analog to digital converter, processing an FPGA embedded on Digilent Nexys2 Development Kit and a personal computer to display the measured variables.

Keywords: Frequency/ Voltage/ Current/ Power/ FPGA.

I. INTRODUCCIÓN

En el consumo de la energía eléctrica, hasta hace alrededor de dos décadas no se tomaban en consideración las formas de onda de las señales de voltaje y corriente, repercutiendo considerablemente en la calidad del servicio en un sistema eléctrico. El creciente uso de equipos sensibles a las perturbaciones de la energía eléctrica, las implicaciones económicas, la creciente conciencia de los problemas de calidad de energía y la desregulación, han creado la necesidad de un seguimiento exhaustivo acerca del funcionamiento del sistema de energía. En particular, las cargas no lineales, característica de los circuitos electrónicos modernos que se utilizan en todos los electrodomésticos y en las instalaciones industriales, afectan la calidad de la energía mediante la introducción de perturbaciones que afectan no sólo al usuario mismo,

sino también a los demás usuarios de sus alrededores [1]. Esta deficiencia no sólo implica un alto costo en términos de energía malgastada y tiempos de inactividad innecesarios, sino que también es peligrosa y aumenta el riesgo de fallos en otros equipos de la instalación.

Los instrumentos utilizados para evaluar la calidad de la energía son llamados analizadores de calidad de energía, o simplemente analizadores de redes eléctricas. Estos dispositivos son básicamente detectores de eventos y registradores de datos, utilizados para medir con precisión la calidad de la energía entregada a los consumidores mediante la detección, reconocimiento, identificación y registro de las desviaciones de las condiciones normales. La complejidad de estos dispositivos puede ser entendido por la variedad de anomalías que afectan la calidad de la energía.

En el mercado se puede encontrar una gran variedad de analizadores de calidad de energía eléctrica para ayudar al mantenimiento de sistemas eléctricos de alta calidad. Estas herramientas ofrecen la capacidad necesaria para analizar todos los parámetros y eventos relacionados con la energía o anomalías eléctricas de forma rápida, segura, precisa y detallada.

Específicamente la energía eléctrica puede ser caracterizada por los siguientes parámetros eléctricos: frecuencia; voltaje RMS (Root Mean Square); corriente RMS; coseno de phi; distorsión armónica; potencias aparente, activa y reactiva.

El objetivo principal de este trabajo es diseñar, implementar y validar un analizador de redes eléctricas de bajo costo, que posibilite al usuario obtener todos los parámetros básicos de una red eléctrica para definir la calidad de la energía.

El trabajo se ha organizado de la siguiente manera: en la sección II se muestra el proceso de diseño e implementación de todas las metodologías y algoritmos desarrollados, así como las herramientas empleadas en dichos procesos. En la sección III se realizan pruebas para evaluar el desempeño del instrumento diseñado y se discuten los resultados. Por último, se muestran las conclusiones del trabajo.

II. MÉTODOS Y MATERIALES

El sistema en cuestión consiste en tres etapas, como se muestra en la Figura 1. Inicialmente las señales de voltaje y corriente entran a una etapa de acondicionamiento construida con componentes analógicos y son posteriormente digitalizadas por un conversor analógico – digital (AD). Los datos digitalizados entran al FPGA (Field Programmable Gate Array) XC3S1200E incluida en el Kit de Desarrollo Nexys2 de Digilent, en la cual se desarrolla el procesamiento para obtener todos los parámetros eléctricos requeridos. Finalmente, se envían estos parámetros vía USB (Universal Serial Bus) hacia un ordenador para ser visualizados.

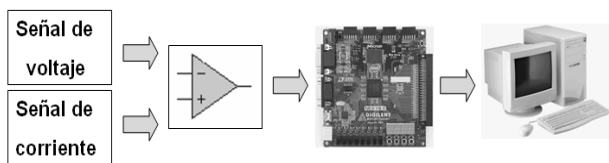


Figura 1. Esquema del analizador de redes eléctricas

1. Etapa de acondicionamiento de las señales eléctricas

Para medir todas las variables eléctricas mencionadas anteriormente es imprescindible que se sensen las señales de voltaje y corriente de la red eléctrica. Debido a los altos valores de las señales de voltaje y corriente que se suelen manejar en las redes eléctricas, se hace necesario acondicionar las mismas, de manera que en el circuito digitalizador se pueda obtener una buena exactitud, y por supuesto, que no se dañe.

Con el fin de obtener las mediciones de voltaje, se utiliza un transformador reductor de voltaje con una relación 230V / 13,6V aproximadamente, tomando los extremos del transformador. Esta relación fue obtenida experimentalmente ya que no se contaba con su hoja de especificaciones. Por otro lado, al ser un transformador de voltaje, proporciona conexiones aisladas entre su etapa de entrada (primario) y su etapa de salida (secundario), lo que constituye a efectos prácticos una protección.

A la salida del mismo se incorporan varias etapas, como se muestra en la Figura 2a. La primera consiste en un divisor de voltaje, la segunda en una etapa de acoplamiento (seguidor de voltaje) y la tercera etapa un sumador no inversor. Esta última etapa es necesaria debido a que el conversor analógico – digital empleado es unipolar.

En el caso de la medición de la corriente se emplea el sensor de efecto Hall LA25-NP, fabricado por LEM Components. Este sensor tiene la posibilidad de configurarse para mejorar la resolución de acuerdo al nivel requerido de medición. Los sensores de efecto Hall presentan múltiples ventajas, pueden sensar corriente de DC y AC, alta inmunidad al ruido, bidireccional y rápida respuesta.

Este sensor antes mencionado, se configura de manera que pueda trabajar a 12 A en régimen nominal, soportando hasta 18 A, siendo su impedancia en el primario de $1,1\ m\Omega$, y con una relación (en cuanto a corrientes) entre el secundario y el primario de $2\ mA / 1\ A$.

Al ser la salida del sensor LA25-NP de tipo corriente se hace necesario colocar un resistor de medida entre la propia salida (punto M) y la referencia de voltaje de alimentación, y de esta forma, se obtiene un voltaje de salida (V_E) directamente proporcional a la corriente de entrada sensada.

A la salida del circuito anterior se conecta un seguidor de voltaje y una etapa sumador no inversor, las cuales son exactamente iguales a las mencionadas anteriormente. Ver Figura 2b.

Para el diseño del circuito detector de cruce por cero se ha seleccionado un optoacoplador como dispositivo principal, ya que poseen tiempos muy pequeños de transición de nivel bajo para nivel alto y viceversa. En nuestro caso se emplea el HP4503, cuyos tiempos antes mencionados son aproximadamente de 1ms. Este circuito se encarga de obtener una señal digital con la misma frecuencia que la señal de voltaje de la red eléctrica, basándose en la detección de los cruces por cero de la misma, como su nombre lo indica.

La señal de entrada para este circuito es tomada de la salida del seguidor de voltaje del circuito de la Figura 2a. Como se muestra en la Figura 2c, al circuito optoacoplador le antecede una etapa no inversora. Esta etapa es necesaria para poder excitar correctamente el diodo LED (Light Emitting Diode) existente en la entrada del optoacoplador.

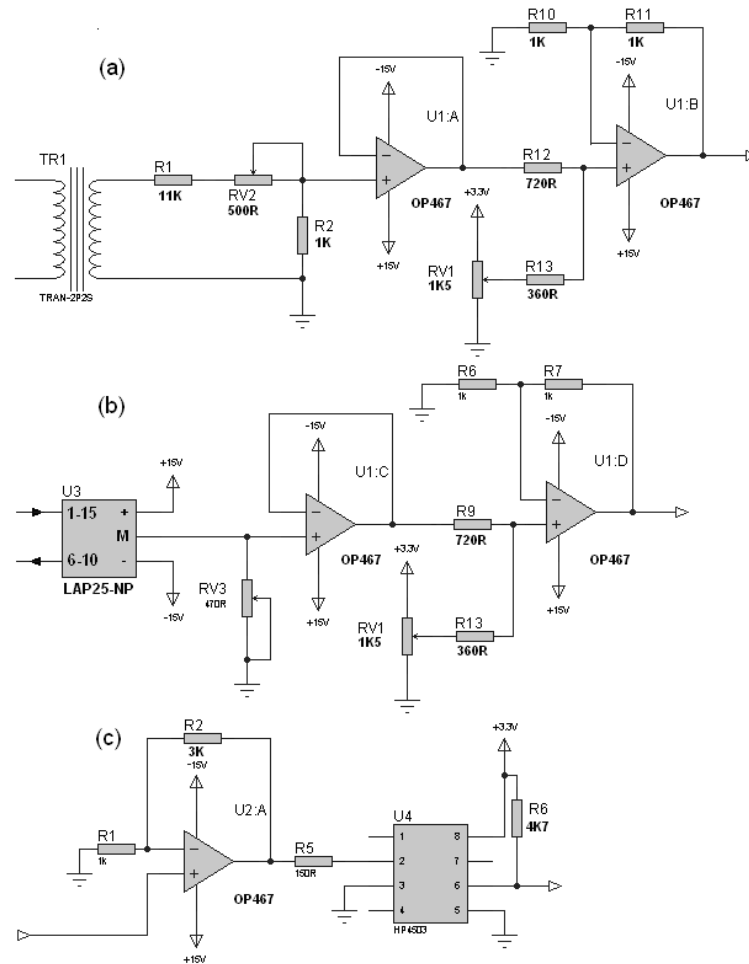


Figura 2. Esquema del circuito. a) Acondicionamiento de la señal de voltaje. b) Acondicionamiento de la señal de corriente. c) Detector de cruce por cero.

2. Conversor analógico - digital

Para digitalizar las señales analógicas se selecciona un módulo PMOD AD1 [2] de la compañía Digilent. Este módulo dispone de dos circuitos de conversión analógico - digital ADS74766, con salida en formato serie de 12 bits, unipolar, con frecuencia de muestreo de hasta 1 MHz, así como de los filtros antialiasing correspondientes.

Estos últimos poseen una frecuencia de corte de 500 kHz, cumpliendo con el teorema de Nyquist. La señal analógica a convertir debe estar en el rango de 0 a 3,3 V, siendo este último el voltaje de referencia de los dos convertidores tratados.

Por tratarse de convertidores de formato serie, solamente son necesarias dos líneas de control CS (selección del circuito a nivel bajo) y SCLK (reloj de sincronización de los datos serie), los cuales son comunes a ambos circuitos. Cada uno de los convertidores responde a las señales de control generando un flujo de datos serie con cada una de las transiciones del reloj serie. Así solamente se necesitan cuatro líneas de conexión hacia el circuito FPGA, donde se debe implementar el controlador correspondiente.

La elección de estos convertidores trae consigo, debido a sus características, que el instrumento a desarrollar tenga las siguientes resoluciones frente a las señales de voltaje (R_V) y corriente (R_I) respectivamente:

$$R_V = \frac{V_{MAX}(RMS)}{2^n - 1} = \frac{250V}{2^{12} - 1} = 0.06105V/bit \quad (1)$$

$$R_I = \frac{I_{MAX}(RMS)}{2^n - 1} = \frac{12A}{2^{12} - 1} = 0.00293A/bit \quad (2)$$

Donde n es la resolución del convertidor empleado, $V_{MAX}(RMS)$ es el voltaje RMS máximo que el instrumento puede medir y $I_{MAX}(RMS)$ es la corriente RMS máxima que el instrumento puede medir.

3. Bloques funcionales implementados en el FPGA

Todo el procesamiento requerido para obtener las variables eléctricas se realiza mediante el lenguaje de descripción de hardware VHDL (Very high speed

integrated circuit Hardware Description Language) sobre un dispositivo lógico programable FPGA de la compañía Xilinx modelo XC3S1200E, el cual se encuentra embebida en el Kit de Desarrollo Nexys2 [3] de Digilent.

En la Figura 3 se presenta el diagrama de bloques de las funciones implementadas en el FPGA, los cuales se detallarán a continuación.

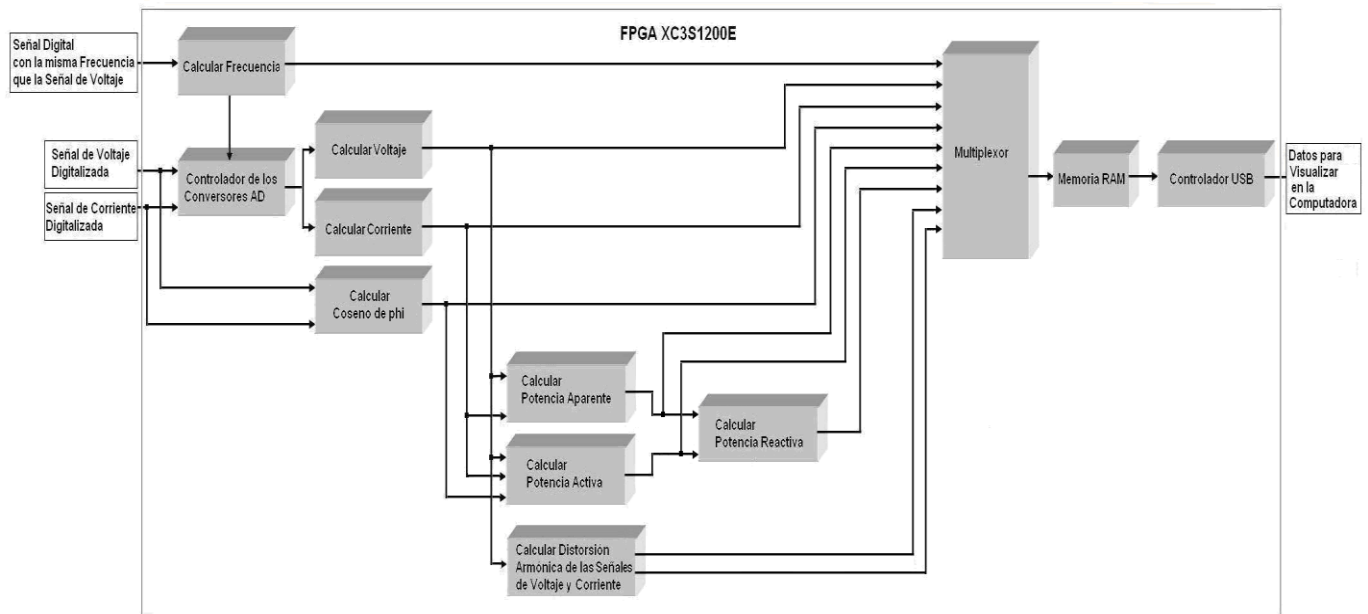


Figura 3. Esquema de los bloques funcionales implementados en el FPGA.

Bloque “Calcular Frecuencia”: Calcula la frecuencia de la señal digital proveniente del circuito detector de cruce por cero. Esta señal tiene la misma frecuencia que la señal de voltaje de la red eléctrica. El cálculo se realiza dividiendo la frecuencia de una señal de reloj que se toma como referencia y la cantidad de pulsos de esta señal de reloj que existen entre dos flancos de subida consecutivos de la señal proveniente del detector de cruce por cero [4]. Esta operación se realiza por un contador y un submódulo que se encarga de calcular la división mediante el algoritmo sin restauración [5, 6].

Bloque “Controlador de los Conversores AD”: Le envía a los conversores AD las señales de control y sincronización, y además, convierte los datos recibidos del propio conversor de serie a paralelo. El código VHDL de este bloque se obtiene gratuitamente en el sitio oficial de la compañía Digilent. La frecuencia de muestreo (f_s) es directamente proporcional a la frecuencia de la señal de voltaje de la red eléctrica (f_0) según la ecuación 3, siendo $N = 64$. Lo anterior se logra con otro bloque que se encarga de generar una señal digital a la frecuencia f_s a partir del valor de la frecuencia obtenida en el bloque “Calcular Frecuencia”, o sea, un divisor de frecuencia variable.

$$f_s = Nf_0 \quad (3)$$

Bloque “Calcular Voltaje”: Calcula el voltaje RMS, o sea, implementa la ecuación 4. Donde $v(n)$ es la muestra n de la señal de voltaje y N es la cantidad de muestras necesarias para realizar este cálculo, siendo esta última igual a 64. Desde el punto de vista de hardware, la parte de la sumatoria, se comporta como un multiplicador-acumulador. Este procedimiento se realiza con N muestras de la señal cada vez que transcurre un segundo. Por supuesto, lo primero que se hace antes de procesar cada muestra es restarle 800H (valor en hexadecimal que muestra el conversor al recibir un voltaje de 1,65 V), lo que equivale a convertir la señal nuevamente de unipolar a bipolar. Posteriormente se coloca un submódulo que se encarga de calcular la raíz cuadrada mediante el algoritmo sin restauración [7, 8].

$$V_{RMS} = \sqrt{\frac{1}{N} \sum_{n=0}^{N-1} v^2(n)} \quad (4)$$

Bloque “Calcular Corriente”: Es análogo al bloque anterior.

Bloque “Calcular Coseno de phi”: Calcula el coseno del ángulo de desfase que existe entre las señales de voltaje y corriente de la red eléctrica, por medio de la ecuación 5, la cual se obtiene aplicando algunas identidades trigonométricas [9]. Un primer submódulo se encarga de calcular el valor de la componente de directa de la señal que resulta de la multiplicación de la señal de voltaje y la

de corriente (X_{DC}), o sea, el valor medio de dicha señal. Para lograr esto, recibe de manera sincronizada 64 muestras de voltaje y corriente (cada un segundo) desde el controlador del conversor y calcula el valor medio. Posteriormente otro sub-módulo se encarga de realizar una división mediante el algoritmo sin restauración, en la cual el numerador es el valor medio calculado y el denominador es la multiplicación de los valores de voltaje RMS (V_{RMS}) y corriente RMS (I_{RMS}) previamente obtenidos.

$$\cos(\phi) = \frac{X_{DC}}{V_{RMS} I_{RMS}} \quad (5)$$

Bloque “Calcular Potencia Aparente”: Calcula la potencia aparente mediante la multiplicación de los valores de voltaje RMS y corriente RMS obtenidos previamente.

Bloque “Calcular Potencia Activa”: Calcula la potencia activa mediante la multiplicación de los valores de la potencia aparente y el valor obtenido en la ecuación 5, ambos calculados previamente.

Bloque “Calcular Potencia Reactiva”: Calcula la potencia reactiva según la ecuación 6, o sea, a partir de las potencias aparente y activa previamente obtenidas, se calcula la potencia reactiva aplicando el concepto de triángulo de potencias. Para realizar el cálculo de la raíz cuadrada se emplea un sub-módulo que se encarga de esta operación mediante el algoritmo sin restauración.

$$Q = \sqrt{S^2 - P^2} \quad (6)$$

Bloque “Calcular Distorsión Armónica de las Señales de Voltaje y Corriente”: Calcula los valores de la distorsión armónica de las señales de voltaje y de corriente. Este cálculo se hace en instantes diferentes de tiempo para cada señal, de lo contrario se tendría que reutilizar el módulo dos veces, lo cual conlleva a un uso excesivo de los recursos dentro del FPGA. Un primer sub-módulo es un multiplexor que se encarga de conmutar su salida entre sus dos entradas durante un intervalo de tiempo específico. Por una entrada se reciben las muestras de la señal de voltaje y por la otra las muestras de la señal de corriente. El intervalo de tiempo especificado anteriormente es de un segundo, el cual es suficiente para hacer el cálculo de la distorsión armónica a partir de 64 muestras tomadas. Después a cada muestra se le resta 800H, lo que equivale a llevar la señal a su forma original. Posteriormente entran al sub-módulo encargado de calcular la transformada rápida de Fourier. El código VHDL de este módulo fue obtenido gratuitamente de [10]. Los coeficientes complejos de Fourier entran en un sub-módulo encargado de calcular el valor modular de dichos coeficientes, lo anterior se hace de acuerdo con la ecuación 7. Después se coloca un sub-módulo que calcula la distorsión armónica según la ecuación 8 (X puede ser voltaje o corriente según corresponda y el número del

armónico). Este cálculo se hace con un módulo similar al empleado para calcular el voltaje RMS, a excepción de que en este caso el denominador es únicamente el valor modular del armónico que se encuentra a la frecuencia fundamental y está fuera de la raíz. Por último, se utiliza un demultiplexor para realizar el proceso inverso al multiplexor que se encuentra a la entrada del bloque.

$$MODULO = \sqrt{(PARTE_REAL)^2 + (PARTE_IMAGINARIA)^2} \quad (7)$$

$$THD_X = \frac{\sqrt{\sum_{n=2}^{\infty} X_m^2}}{X_1} \quad (8)$$

Bloque “Multiplexor”: Cada un segundo envía las 12 variables eléctricas medidas por una única salida de ocho bits sincronizadamente con una señal de reloj de 25 MHz. Como la salida es de ocho bits, todos los datos serán segmentados en esta cantidad de bits y el proceso de envío siempre comienza por el grupo más significativo. Además, al mismo tiempo, envía el valor de la dirección en que posteriormente será guardado el dato.

Bloque “Memoria RAM”: Consiste en una memoria RAM (Random Access Memory) de doble puerto con relojes independientes. Debido a esta característica se pueden realizar acciones de escritura y lectura al mismo tiempo. El bus de datos es de ocho bits y el de direcciones es de cinco bits, pues se almacenan 29 datos debido a la segmentación antes mencionada.

Bloque “Controlador USB”: En nuestro caso la Nexys2 posee, a parte del circuito FPGA, un circuito integrado controlador USB CYPRESS 68001. El circuito controlador es el que recibe las señales de la computadora por el conector USB y se conecta con determinados pines del FPGA. Este circuito ha sido programado para emular un puerto paralelo virtual de alta velocidad EPP (Enhanced Parallel Port). Por lo tanto cualquier aplicación que se desarrolle en el FPGA que pretenda transferir datos mediante el puerto USB, lo hace como si el puerto USB fuera en realidad un puerto EPP [11]. El bloque que realiza lo antes descrito fue obtenido gratuitamente del sitio oficial de la compañía Digilent. Aunque se debe mencionar que se le hacen algunos cambios sencillos para que se pudiese conectar fácilmente con el puerto de lectura de la memoria RAM de doble puerto.

En los módulos anteriores donde se realiza algún tipo de cálculo que involucra a números con parte entera y parte fraccionaria, se emplea la representación en punto fijo.

4. Interfaz de visualización

Con el propósito de visualizar todos los valores de las variables eléctricas medidas se ha diseñado una aplicación residente en la computadora usando el software Visual Studio 2008 (Microsoft Visual C++). Además, este programa es capaz de controlar toda la operación de la transferencia de datos con la Nexys2.

Para ello primeramente es necesario cargar en el proyecto la biblioteca dcptutil.lib, así como los ficheros cabecera asociados a la misma: dcptutil.h, gendefs.h y dpcdefs.h, ello permite emplear libremente el conjunto de funciones de que dispone esta biblioteca. Todos estos ficheros cabecera fueron obtenidos gratuitamente del sitio oficial de la compañía Digilent.

En la Figura 4 se muestra el diseño de la interfaz de visualización. Los valores de las variables se actualizan cada dos segundos.



Figura 4. Interfaz de visualización.

III. PRUEBAS Y RESULTADOS EXPERIMENTALES

Con el objetivo de probar y validar el instrumento analizador de redes eléctricas diseñado, se utiliza un método que consiste en el empleo de cargas reales para la medición de las distintas variables eléctricas. Se seleccionan como cargas algunos equipos que comúnmente podemos encontrar en nuestros hogares, siendo estos los siguientes:

- Computadora de escritorio Pentium III.
- Televisor marca Toshiba de 21 pulgadas.
- Plancha marca Panasonic.
- Secador de cabello marca CONAIR.

En el caso del secador de cabello se analiza en sus dos modos de trabajo, debido a la gran diferencia existente en cuanto a su consumo.

Se utiliza el analizador de redes profesional VEGA78 para establecer la comparación entre los datos obtenidos por

este y los obtenidos por el instrumento diseñado, de manera que se pueda determinar mejor la exactitud de este último.

Para establecer la comparación antes mencionada, se sincroniza el instrumento VEGA78 y la computadora, de manera que se puedan obtener los valores a comparar en el mismo instante de tiempo. Este analizador permite almacenar los resultados de las mediciones, los cuales se pueden obtener a partir de un software que proporciona el fabricante junto con el mismo, mientras que la propia aplicación mostrada en el apartado 4 de la sección II se encarga de almacenar los resultados de las mediciones obtenidas por el analizador diseñado en un fichero de texto.

Posteriormente, referente a cada una de las cargas, se selecciona un único valor por cada variable eléctrica medida en ambos instrumentos en el mismo instante de tiempo. Con estos valores se calcula el error relativo porcentual de cada una de las mediciones. Todos estos datos se reflejan de la siguiente manera:

En la Tabla I se muestran los resultados de las mediciones de frecuencia, en la Tabla II los valores de voltaje RMS y corriente RMS, en la Tabla III los valores del coseno de phi, en la Tabla IV los valores de la potencia aparente, en la Tabla V los valores de las potencias activa y reactiva, y por último, los valores de las distorsiones armónicas de las señales de voltaje y corriente en la Tabla VI. Para identificar las mediciones realizadas con el instrumento VEGA78, se le incorpora a la variable medida la palabra Patrón.

Tabla I. Mediciones de frecuencia.

Equipo	Frecuencia Patrón (Hz)	Frecuencia Medida (Hz)	Frecuencia Error (%)
PC	60,0	60,0	0
Televisor	59,9	59,9	0
Plancha	60,0	60,0	0
Secador (1)	60,0	60,0	0
Secador (2)	60,1	60,1	0

Tabla II. Mediciones de voltaje y corriente RMS.

Equipo	Voltaje RMS Patrón (V)	Voltaje RMS Medido (V)	Corriente RMS Patrón (A)	Corriente RMS Medida (A)	Voltaje RMS Error (%)	Corriente RMS Error (%)
PC	124,4	124,2	1,1	1,1	0,16	0
Televisor	122,2	122,6	1,3	1,3	0,33	0
Plancha	119,5	119,2	8,0	7,9	0,25	1,25
Secador (1)	121,9	121,6	3,0	3,0	0,57	0
Secador (2)	112,2	112,1	10,6	10,4	0,09	1,89

Tabla III. Mediciones del coseno de phi.

Equipo	Coseno de phi Patrón	Coseno de phi Medido	Coseno de phi Error (%)
PC	0,74	0,73	1,35
Televisor	0,72	0,73	1,38
Plancha	1,00	0,99	1,00
Secador (1)	0,99	0,99	0
Secador (2)	1,00	0,99	1,00

Tabla IV. Mediciones de la potencia aparente.

Equipo	Potencia Aparente Patrón (kVA)	Potencia Aparente Medida (kVA)	Potencia Aparente Error (%)
PC	0,13	0,13	0
Televisor	0,16	0,16	0
Plancha	0,95	0,94	1,05
Secador (1)	0,36	0,36	0
Secador (2)	1,19	1,17	1,68

Tabla V. Mediciones de las potencias activa y reactivas.

Equipo	Potencia Activa Patrón (kW)	Potencia Activa Medida (kW)	Potencia Reactiva Patrón (kVAR)	Potencia Reactiva Medida (kVAR)	Potencia Activa Error (%)	Potencia Reactiva Error (%)
PC	0,10	0,09	0,10	0,09	10,00	10,00
Televisor	0,12	0,11	0,10	0,11	8,33	9,09
Plancha	0,95	0,94	0	0,05	1,05	0
Secador (1)	0,36	0,35	0,04	0,06	2,78	50,00
Secador (2)	1,19	1,16	0	0,06	2,52	0

Tabla VI. Mediciones de las distorsiones armónicas de las señales de voltaje y corriente.

Equipo	THD de Voltaje Patrón (%)	THD de Voltaje Medido (%)	THD de Corriente Patrón (%)	THD de Corriente Medida (%)	THD de Voltaje Error (%)	THD de Corriente Error (%)
PC	3,9	6,1	74,1	77,9	56,41	5,13
Televisor	4,8	6,2	87,7	91,8	29,17	4,67
Plancha	3,9	5,2	7,1	9,9	33,33	39,44
Secador (1)	2,1	4,3	2,9	5,1	104,76	75,86
Secador (2)	2,2	4,6	2,6	4,9	109,09	88,46

Como se puede observar en las tablas anteriores los resultados de forma general son buenos, dentro de los cuales se pueden destacar el de la frecuencia, la corriente RMS, voltaje RMS, el coseno de phi y la potencia aparente como resultados excelentes. En todas estas mediciones se obtiene un error relativo porcentual menor que 1,70%. Este error es debido al empleo de la aritmética de punto fijo, ya que en varios casos se hace necesario que se realice truncamiento para evitar el incremento de la cantidad de bits en la parte fraccionaria.

Por otro lado, este pequeño error influye directamente en el cálculo de las potencias activa y reactiva, debido a la metodología descrita, lo que impide que estas dos potencias tengan una exactitud tan buena como las primeras variables mencionadas.

En el caso de la distorsión armónica de voltaje y corriente, según Tabla VI, es donde se obtienen los resultados más desfavorables, hasta 109.09% y 88.46% respectivamente de error relativo porcentual. Este error es debido a que se emplea un módulo para el cálculo de la FFT de solamente 64 puntos, el cual también emplea aritmética de punto fijo.

IV. CONCLUSIONES

1. Con la culminación de esta investigación se dispone de un prototipo de instrumento capaz de medir los principales parámetros de la red eléctrica: frecuencia, voltaje RMS, corriente RMS, coseno de phi, potencias aparente, activa, y reactiva; distorsión armónica de las señales de voltaje y de corriente.
2. Se logra el diseño e implementación de la etapa de acondicionamiento de las señales eléctricas y los módulos descritos en el lenguaje VHDL.
3. El hardware creado por estos últimos módulos mencionados puede ser embebido en cualquier FPGA, independientemente del fabricante.
4. Además, principalmente algunos de estos módulos creados como los correspondientes a los algoritmos de sin restauración para la división y raíz cuadrada que presentan cierto grado de dificultad, pueden ser reutilizados fácilmente en otras aplicaciones que así lo requieran.
5. La aplicación en lenguaje de alto nivel para visualizar los valores de las variables eléctricas es sencilla y puede ejecutarse sobre cualquier computadora que tenga Windows como sistema operativo.
6. Se realizan varias pruebas para evaluar el desempeño del instrumento diseñado, las cuales arrojaron resultados satisfactorios en algunas variables medidas como: frecuencia, voltaje RMS, corriente RMS, coseno de phi, y potencia aparente; en todos los casos con un error relativo porcentual menor que 1,70%. Las

futuras mejoras aplicables a este proyecto se centran en el empleo de aritmética de punto flotante y de un módulo FFT de 256 puntos, de esta manera se espera un mejor resultado en el resto de las variables medidas.

V. REFERENCIAS

1. E. Styvaktakis, "Automating Power Quality Analysis", Ph.D. Thesis, Chalmers University of Technology, Sweden, 2002.
2. Digilent PmodAD1™ Analog To Digital Module Converter Board Reference Manual. Disponible: http://www.digilentinc.com/Data/Products/PMODAD1/Pmod%20AD1_rm.pdf.
3. http://www.digilentinc.com/Data/Products/PMODAD1/Pmod%20AD1_rm.pdf.
4. Digilent Nexys2 Board Reference Manual. Disponible: http://digilent.org/Data/Products/NEXYS2/Nexys2_rm.pdf.
5. R. A. Torres, "Sistema Electrónico para mejorar la precisión en un sistema de Electrogravimetría AC", Tesis de Maestría, Universidad de Antioquia, Colombia, 2006.
6. Boemo E. S., "Aportes a la reducción de consumo en FPGA", Tesis Doctoral, Universidad Autónoma de Madrid, España, 2005.
7. Li Y., Chu W., "Parallel-Array Implementations of a Non-Restoring Square Root Algorithm", International Conference on Computer Design, 1997.
8. Sutikno T., "An Optimized Square Root Algorithm for Implementation in FPGA hardware", Indonesian Journal of Electrical Engineering, Vol. 8, No. 1, 2010.
9. S. Kaur, M. Singh and R. Agarwal, "VHDL Implementation of Non Restoring Division Algorithm Using High Speed Adder/Subtractor", International Journal of Advanced Research in Electrical, Electronics and Instrumentation Engineering, Vol. 2, Issue 7, 2013.
10. M. J. Anzurez, M. J. Rivera, "Desarrollo de un prototipo para el monitoreo de variables eléctricas basado en un microcontrolador". Décima Reunión de Verano de Potencia y Exposición Industrial. México, 1997. Pág. 232-236.
11. Pipelined FFT/IFFT 64 points IP Core User Manual. Disponible: http://opencores.org/proiect.pipelined_fft_64
12. Rodriguez J. R., "Transferencia de datos por Puerto USB de una tarjeta FPGA Nexys2 empleando LabWindows CVI v9.0", Revista de Ingeniería Electrónica, Automática y Comunicaciones, Vol. 32 No. 1, 2011.

AGRADECIMIENTOS

Los autores desean expresar su agradecimiento al Departamento de Ingeniería Eléctrica y Electrónica de la Universidad Pública de Navarra (España) por todo el apoyo recibido para la realización del presente trabajo.